

1. Record Nr.	UNISA996574671203316
Titolo	1800-2009 - IEEE Standard for SystemVerilog--Unified Hardware Design, Specification, and Verification Language - Redline // Institute of Electrical and Electronics Engineers
Pubbl/distr/stampa	[Place of publication not identified] : , : IEEE, , 2009
ISBN	1-5044-7426-0
Descrizione fisica	1 online resource
Disciplina	683
Soggetti	Finish hardware Hardware industry
Lingua di pubblicazione	Inglese
Formato	Materiale a stampa
Livello bibliografico	Monografia