

1. Record Nr.	UNINA9910971902703321
Autore	Wang Laung-Terng
Titolo	System-on-chip test architectures : nanometer design for testability / / edited by Laung-Terng Wang, Charles E. Stroud, Nur A. Touba
Pubbl/distr/stampa	Amsterdam ; ; Boston, : Morgan Kaufmann Publishers, c2008 Elsevier, [2007]
ISBN	1-281-10004-8 9786611100049 0-08-055680-9
Edizione	[1st ed.]
Descrizione fisica	1 online resource (893 p.)
Collana	The Morgan Kaufmann series in systems on silicon
Altri autori (Persone)	WangLaung-Terng StroudCharles E ToubaNur A
Disciplina	621.39/5
Soggetti	Systems on a chip - Testing Integrated circuits - Very large scale integration - Testing Integrated circuits - Very large scale integration - Design
Lingua di pubblicazione	Inglese
Formato	Materiale a stampa
Livello bibliografico	Monografia
Note generali	Description based upon print version of record.
Nota di bibliografia	Includes bibliographical references and index.
Nota di contenuto	Front Cover; System-on-Chip Test Architectures; Copyright Page; Table of Contents; Preface; In the Classroom; Acknowledgments; Contributors; About the Editors; Chapter 1 Introduction; 1.1 Importance of System-on-Chip Testing; 1.1.1 Yield and Reject Rate; 1.1.2 Reliability and System Availability; 1.2 Basics of SOC Testing; 1.2.1 Boundary Scan (IEEE 1149.1 Standard); 1.2.2 Boundary Scan Extension (IEEE 1149.6 Standard); 1.2.3 Boundary-Scan Accessible Embedded Instruments (IEEE P1687); 1.2.4 Core-Based Testing (IEEE 1500 Standard); 1.2.5 Analog Boundary Scan (IEEE 1149.4 Standard) 1.3 Basics of Memory Testing1.4 SOC Design Examples; 1.4.1 BioMEMS Sensor; 1.4.2 Network-on-Chip Processor; 1.5 About This Book; 1.5.1 DFT Architectures; 1.5.2 New Fault Models and Advanced Techniques; 1.5.3 Yield and Reliability Enhancement; 1.5.4 Nanotechnology Testing Aspects; 1.6 Exercises; Acknowledgments; References; Chapter 2 Digital Test Architectures; 2.1 Introduction; 2.2 Scan Design; 2.2.1 Scan Architectures; 2.2.1.1 Muxed-D Scan Design; 2.2.1.2 Clocked-Scan

Design; 2.2.1.3 LSSD Scan Design; 2.2.1.4 Enhanced-Scan Design; 2.2.2 Low-Power Scan Architectures 2.2.2.1 Reduced-Voltage Low-Power Scan Design 2.2.2.2 Reduced-Frequency Low-Power Scan Design; 2.2.2.3 Multi-Phase or Multi-Duty Low-Power Scan Design; 2.2.2.4 Bandwidth-Matching Low-Power Scan Design; 2.2.2.5 Hybrid Low-Power Scan Design; 2.2.3 At-Speed Scan Architectures; 2.3 Logic Built-In Self-Test; 2.3.1 Logic BIST Architectures; 2.3.1.1 Self-Testing Using MISR and Parallel SRSG (STUMPS); 2.3.1.2 Concurrent Built-In Logic Block Observer (CBILBO); 2.3.2 Coverage-Driven Logic BIST Architectures; 2.3.2.1 Weighted Pattern Generation; 2.3.2.2 Test Point Insertion; 2.3.2.3 Mixed-Mode BIST 2.3.2.4 Hybrid BIST 2.3.3 Low-Power Logic BIST Architectures; 2.3.3.1 Low-Transition BIST Design; 2.3.3.2 Test-Vector-Inhibiting BIST Design; 2.3.3.3 Modified LFSR Low-Power BIST Design; 2.3.4 At-Speed Logic BIST Architectures; 2.3.4.1 Single-Capture; 2.3.4.2 Skewed-Load; 2.3.4.3 Double-Capture; 2.3.5 Industry Practices; 2.4 Test Compression; 2.4.1 Circuits for Test Stimulus Compression; 2.4.1.1 Linear-Decompression-Based Schemes; 2.4.1.2 Broadcast-Scan-Based Schemes; 2.4.1.3 Comparison; 2.4.2 Circuits for Test Response Compaction; 2.4.2.1 Space Compaction; 2.4.2.2 Time Compaction 2.4.2.3 Mixed Time and Space Compaction 2.4.3 Low-Power Test Compression Architectures; 2.4.4 Industry Practices; 2.5 Random-Access Scan Design; 2.5.1 Random-Access Scan Architectures; 2.5.1.1 Progressive Random-Access Scan Design; 2.5.1.2 Shift-Addressable Random-Access Scan Design; 2.5.2 Test Compression RAS Architectures; 2.5.3 At-Speed RAS Architectures; 2.6 Concluding Remarks; 2.7 Exercises; Acknowledgments; References; Chapter 3 Fault-Tolerant Design; 3.1 Introduction; 3.2 Fundamentals of Fault Tolerance; 3.2.1 Reliability; 3.2.2 Mean Time to Failure (MTTF); 3.2.3 Maintainability 3.2.4 Availability

Sommario/riassunto

Modern electronics testing has a legacy of more than 40 years. The introduction of new technologies, especially nanometer technologies with 90nm or smaller geometry, has allowed the semiconductor industry to keep pace with the increased performance-capacity demands from consumers. As a result, semiconductor test costs have been growing steadily and typically amount to 40% of today's overall product cost. This book is a comprehensive guide to new VLSI Testing and Design-for-Testability techniques that will allow students, researchers, DFT practitioners, and VLSI designers to master qu

2. Record Nr.	UNINA9911134731503321
Autore	Asgari Mahboubeh
Titolo	Jeux et simulations éducatifs : Études de cas et leçons apprises // sous la direction de Louise Sauve et David Kaufman ; preface d'Alan Wright
Pubbl/distr/stampa	Quebec, [Ontario] : , : Presses de l'Universite du Quebec, , 2010 ©2010
ISBN	9782760524187 2760524183
Descrizione fisica	1 online resource (618 p.)
Collana	Hors collection
Altri autori (Persone)	KaufmanDavid <1945-> SauveLouise
Disciplina	371.33/7
Soggetti	Educational games - Canada Simulation games in education - Canada Electronic books.
Lingua di pubblicazione	Francese
Formato	Materiale a stampa
Livello bibliografico	Monografia
Note generali	Publie comme partie de Bibliotheque des editeurs electroniques canadiens.
Nota di bibliografia	Includes bibliographical references.
Nota di contenuto	Front Matter -- Préface -- Remerciements -- Contents -- Introduction -- Fondements et Théories -- Les jeux, les simulations et les jeux de simulation pour l'apprentissage -- Les jeux éducatifs efficaces -- Les simulations dans la formation des professionnels de la santé -- Le rôle de la narration dans les jeux et les simulations éducatifs -- La fantaisie favorise-t-elle l'apprentissage dans le cas des jeux numériques ? -- Le sexe et le jeu numérique -- L'éducation à la santé -- Les jeux vidéo et le défi d'engager la génération numérique -- Conception et Prototypage -- Les jeux éducatifs De la théorie à la pratique -- La conception d'un simulateur pour l'enseignement de la prise de décisions éthiques -- La conception d'un jeu socioconstructiviste pour la salle de classe -- Les jeux en ligne multijoueurs -- L'étude approfondie des jeux éducatifs -- La création d'avatars expressifs dotés de traits sociaux pour l'apprentissage -- L'utilisation de la réalité virtuelle en recherche clinique en psychologie -- L'apprentissage À L'aide Des Jeux et Des Simulations -- L'efficacité des jeux et des simulations sur l'apprentissage -- La collaboration en ligne pour un

apprentissage par problèmes (CLAP) -- Des jeux pour les enfants ayant des problèmes de santé à long terme -- Les jeux pour consoles portables -- L'effet des jeux violents sur l'apprentissage -- Pouvons-nous apprendre la rétroaction biologique au moyen d'un jeu vidéo ? -- Guide Pratique Pour Le Développement D'Environnements De Conception De Jeux Éducatifs En Ligne -- Introduction au guide -- Les analyses préliminaires pour créer une coquille générique de jeux éducatifs en ligne -- La conception d'une coquille générique de jeux éducatifs -- Quelques règles médiatiques à respecter lors de la production d'une coquille générique de jeux éducatifs -- La validation d'une coquille générique de jeux éducatifs -- L'évaluation formative d'un jeu éducatif créé à l'aide de la coquille générique de jeux éducatifs auprès d'experts et du public cible -- Notices Biographiques

Sommario/riassunto

Imaginez des enfants diabétiques en train d'apprendre à gérer en toute confiance leur glycémie en disputant une partie en ligne, des élèves du secondaire s'initiant aux principes d'une bonne nutrition en jouant sur leur téléphone cellulaire ou encore des étudiants en médecine faisant l'examen, le diagnostic et le traitement d'un patient virtuel en ligne. Les jeux et les simulations sont aujourd'hui en mesure de rendre l'apprentissage beaucoup plus intéressant et efficace. Quels mécanismes ou conditions doit-on mettre en place pour en favoriser l'utilisation ? Le projet ApprentisSAGE-JeS est une initiative pancanadienne et bilingue qui a étudié de quelle façon les nouveaux médias Web et les technologies récentes permettent de développer des jeux et des simulations pouvant favoriser l'apprentissage. À la lecture de ce collectif, vous découvrirez les résultats de leurs fascinantes recherches et apprendrez à devenir un joueur dynamique pendant votre apprentissage. Des fondements et des théories qui orientent les recherches à la conception et au prototypage de jeux et de simulations, vous pourrez en évaluer l'efficacité et apprivoiser le processus de création d'une coquille générique de jeux éducatifs. L'ouvrage deviendra une référence essentielle pour les universitaires, les concepteurs, les enseignants et les étudiants de jeux, de simulations et de jeux de simulation qui poursuivent des objectifs éducatifs et pour qui les résultats sur l'apprentissage sont importants. La diversité et la variété des exemples fourniront des conseils à ceux qui sont engagés en recherche, en conception ou qui utilisent des jeux ou des simulations éducatifs.
